



IFW

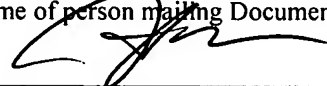
IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

I hereby certify that this correspondence is being deposited with the United States Postal Service as first class mail in an envelope addressed to:  
Commissioner for Patents, P.O. Box 1450,  
Alexandria, VA 22313-1450 on April 7, 2005  
(Date of Deposit)

Harold C. Moore

Name of person mailing Document or Fee

  
Signature

April 7, 2005

Date of Signature

Re:	Application of:	Demartini et al.
	Serial No.:	10/774,292
	Filed:	February 6, 2004
	For:	Conversion Arrangement and Method for Converting a Thermometer Code
	Group Art Unit:	2819
	Confirmation No.:	5468
	Examiner:	Brian K. Young
	Our Docket No.:	1890-0046

**SUBMISSION OF PRIORITY DOCUMENT**

Please find for filing in connection with the above patent application a certified copy of the priority document, Certified Copy of German Application Number 103 04 872.3.

**BEST AVAILABLE COPY**

Please charge any fee deficiency or credit any overpayment to Deposit Account  
No. 13-0014.

Respectfully submitted,

A handwritten signature in black ink, appearing to read 'H. Moore', with a long horizontal stroke extending to the right.

April 7, 2005

Harold C. Moore  
Registration No. 37,892  
Maginot, Moore & Beck  
Bank One Center/Tower  
111 Monument Circle, Suite 3000  
Indianapolis, IN 46204-5115

Enclosures

# BUNDESREPUBLIK DEUTSCHLAND



## Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

**Aktenzeichen:** 103 04 872.3

**Anmeldetag:** 06. Februar 2003

**Anmelder/Inhaber:** Infineon Technologies AG, 81669 München/DE

**Bezeichnung:** Konvertieranordnung und Verfahren zum Konvertieren eines Thermometercodes

**IPC:** H 03 M 7/16

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 10. Februar 2004  
Deutsches Patent- und Markenamt  
Der Präsident  
Im Auftrag

CERTIFIED COPY OF  
PRIORITY DOCUMENT

A stylized, handwritten signature in black ink.

BEST AVAILABLE COPY

## Beschreibung

## Konvertieranordnung und Verfahren zum Konvertieren eines Thermometercodes

Die Erfindung betrifft eine Konvertieranordnung und ein Verfahren zum Konvertieren eines binären Eingangssignals entsprechend einem n-Bit Thermometercode in einen davon verschiedenen binären Ausgangscode.

Der Thermometercode ist ein digitaler Code, der im Idealfall aus einer Reihe von binären Einsen gefolgt von einer Reihe von binären Nullen oder umgekehrt besteht. Der Thermometercode enthält somit im Idealfall keine Nullen in der Reihe der Einsen und umgekehrt. Ein Thermometercode kommt sehr häufig zum Einsatz bei Analog-Digital-Wandlern, um ein analoges Eingangssignal, beispielsweise eine gemessene Spannung, in ein digital codiertes Ausgangssignal zu wandeln.

Die nachfolgend dargestellte Tabelle 1 zeigt eine detaillierte Darstellung eines n-Bit-Thermometercodes, wobei n eine positive gerade Zahl mit  $n \geq 2$  bezeichnet. Im Beispiel in Tabelle 1 ist  $n = 16$ . Der Code besteht demnach aus  $n-1 = 15$  digitalen Signalen. Einschließlich der Fälle, in denen nur Nullen und nur Einsen auftreten, existieren somit n Permutationen für den n-Bit-Thermometercode. Ein beliebiges Bit der Anzahl der Bits D1 bis D15 wird als DI bezeichnet, wobei I eine fortlaufende ganze Zahl ist. Bei einem beliebigen Wert von P im digitalen Bereich von  $P=0$  bis  $P=15$  weist jedes Bit DI eine logische „Null“ auf, wenn  $I > P$  ist und jedes Bit DI ist eine logische „Eins“, wenn  $I \leq P$  ist. Dieser funktionale Zusammenhang erläutert das Konzept, dass der Umfang der Reihe der Einsen jedes Mal um Eins zunimmt, wenn P um Eins zunimmt. P stellt somit die digitale Entsprechung des analogen Eingangssignals, beispielsweise der analogen Eingangsspannung, dar, dass heißt P entspricht dem dezimalen Wert, der nach der Umsetzung von dem entsprechenden Analog-

Digital-Wandler an seinem Ausgang bereitgestellt werden soll.

	16-Bit Thermometer- code	Binärer Aus- gangscod	Dezimaler Wert des Thermometer- codes
P	D15.....D1		
<0	0000000000000000	0000	0
0	0000000000000000	0000	0
1	0000000000000001	0001	1
2	0000000000000011	0010	2
3	0000000000000111	0011	3
4	0000000000001111	0100	4
5	0000000000011111	0101	5
6	0000000001111111	0110	6
7	0000000011111111	0111	7
8	0000000111111111	1000	8
9	0000001111111111	1001	9
10	0000011111111111	1010	10
11	0000111111111111	1011	11
12	0001111111111111	1100	12
13	0011111111111111	1101	13
14	0111111111111111	1110	14
15	1111111111111111	1111	15
>15	1111111111111111	1111	15

5 Tabelle 1

Neben der Spalte mit dem 16-Bit-Thermometercode ist eine weitere Spalte angegeben, in der der 4-Bit-Binär-  
 10 code, der bei einer Umsetzung idealerweise aus dem Thermometercode erzeugt werden soll, dargestellt ist.

Zur Umwandlung eines Thermometercodes in einen binären Code ist eine Konvertierschaltung, wie sie beispielsweise in dem

Europäischen Patent EP 632 598 B1 dargestellt ist, erforderlich. Zur Umwandlung eines Thermometercodes in einen binären Code werden demgemäß die einzelnen Bits des Thermometercodes, die an jeweils einem Ausgang eines Komparators anliegen, einer Zählereinrichtung zugeführt, die nacheinander die Ausgangsbits der Komparatoren in der Bitfolge des Thermometercodes zählt und dadurch den Thermometercode generiert.

Insbesondere für solche Anwendungen, bei denen ein Thermometercode mit großer Bitzahl, beispielsweise ein 16-Bit- oder 32-Bit-Thermometercode, in einen binären Code gewandelt werden soll, wird diese Zählereinrichtung außerordentlich umfangreich. Erschwerend kommt hinzu, dass in diesem Falle die Konvertierung des Thermometercodes in den binären Code aufgrund des Nacheinanderzählens der verschiedenen Thermometercodebits sehr lange dauert. Eine derartige Konvertierschaltung ist damit für hochfrequente Anwendungen gar nicht bzw. nur eingeschränkt einsetzbar.

Die oben erwähnten Komparatoren, die ausgangsseitig den Thermometercode bereitstellen, weisen einen Dateneingang, in den jeweils ein analoges Signal einer Ausgangsstufe eingekoppelt wird, auf. Der zweite Komparatoreingang ist typischerweise mit einer Referenzspannungsquelle verbunden, über die einem Komparator ein Referenzpotenzial zuführbar ist. Die Komparatoren stellen an ihren Ausgängen jeweils ein digitales Ausgangssignal in Abhängigkeit von dem Vergleich des analogen Eingangssignals mit dem Referenzsignal bereit. Überschreitet das Eingangssignal den Wert des Referenzpotenzials, dann liegt am Ausgang typischerweise eine logische „Eins“ an, wohingegen für den Fall, dass das Eingangssignal geringer als das Referenzpotenzial ist, am Ausgang eine logische „Null“ anliegt.

Ein Messvorgang eines analogen Signalwertes ergibt somit typischerweise ein thermometrisches Digitalsignal, dessen aufeinanderfolgende Bits maximal einen einzigen Übergang zwi-

schen einer Gruppe aufeinanderfolgender Bits mit dem Wert „Eins“ und einer Restgruppe aufeinanderfolgender Bits mit dem Wert „Null“ aufweisen.

16-Bit Thermometer- code	Ermittelter Wert des De- zimalcodes	Korreakter Wert des De- zimalcodes
0000000000000000	0	0
0000000000000001	1	1
0000000000000010	1	2
0000000000000101	2	3
0000000000001011	3	4
0000000000010111	4	5
0000000000101111	5	6
0000000010111111	6	7
0000000101111111	7	8
0000001011111111	8	9
0000010111111111	9	10
0000101111111111	10	11
0001011111111111	11	12
0010111111111111	12	13
0101111111111111	13	14
1011111111111111	14	15

5

Tabelle 2

Ein weiteres Problem besteht nun darin, dass infolge eines fehlerhaften Vergleichs in der Komparatorstufe gelegentlich eine „Eins“ irrtümlicherweise in die Reihe der Nullen gelangt oder umgekehrt. Diese Fehlerart ist außerordentlich selten und wird nachfolgend als Übergangs-Bitfehler bezeichnet, da mindestens ein zusätzlicher Übergang zwischen Nullen und Einsen vorliegt. In der Literatur wird diese Fehlerart häufig auch als Entscheidungsfehler oder „Bubbles“ bezeichnet.

Die obige Tabelle 2 zeigt ein Beispiel für einen Übergangs-Bitfehler aufweisenden 16-Bit-Thermometercode. Die Tabelle 2 zeigt neben der Spalte mit dem Dezimalwert des gemessenen Signals eine weitere Spalte mit dem dezimalen Wert, der aufgrund des Übergangs-Bitfehlers ausgegeben wird.

Ein Übergangs-Bitfehler tritt normalerweise nahe dem Bereich auf, in dem der Code seine beabsichtigten Übergänge zwischen Nullen und Einsen hat. Um solche, durch Übergangs-Bitfehler hervorgerufene Fehler zu beseitigen, sind Konvertierschaltungen häufig mit einer Korrekturschaltung, wie sie beispielsweise in der bereits genannten Druckschrift EP 632 598 B1 beschrieben sind, ausgestattet.

Der Nachteil solcher Fehlerbeseitigungsschaltungen besteht vor allem darin, dass hierfür zusätzlich zu dem erheblichem Schaltungsaufwand für den Konvertierer ein weiterer Schaltungsaufwand zur Fehlerbeseitigung erforderlich ist. Der hierfür erforderliche schaltungstechnische Zusatzaufwand geht allerdings wiederum auf Kosten der Leistungsfähigkeit, dabei insbesondere der Schnelligkeit, der Konvertierschaltung, so dass solche Konvertierschaltungen lediglich zum Konvertieren von Thermometercodes mit niedriger Bitzahl geeignet sind.

Der vorliegenden Erfindung liegt daher die Aufgabe zugrunde, eine möglichst schnelle Konvertieranordnung bzw. ein möglichst schnelles Konvertierverfahren zur Umsetzung eines Thermometercodes in einen binären Code bereitzustellen. Eine weitere Aufgabe der Erfindung besteht darin, eine im Vergleich zu herkömmlichen Konvertierern vereinfachte Anordnung zur Verfügung zu stellen.

Diese Aufgaben werden erfindungsgemäß durch eine Konvertieranordnung mit den Merkmalen des Patentanspruchs 1 sowie einem Verfahren mit den Merkmalen des Patentanspruchs 13 gelöst.



Demgemäß ist vorgesehen:

5 Eine Konvertierieranordnung zum Konvertieren eines binären  
Eingangssignals entsprechend einem n-Bit Thermometercode in  
einen davon verschiedenen binären Ausgangscode,  
- mit einer ersten Anzahl ODER-Gatterschaltungen, in deren  
Eingänge Bits des Thermometercodes einkoppelbar sind,  
- mit einem den ODER-Gatterschaltungen nachgeschalteten ers-  
10 ten Addierer, in dessen Eingängen die Ausgangssignale der  
ODER-Gatterschaltungen einkoppelbar sind und der an seinen  
Ausgängen zumindest ein binäres Ausgangssignal für den  
Ausgangscode bereitstellt,  
- mit einer zweiten Anzahl Multiplexerschaltungen, in deren  
15 Eingänge Bits des Thermometercodes und in deren Multiple-  
xer-Auswahlanschlüsse die Ausgangssignale des ersten Ad-  
dierers einkoppelbar sind,  
- mit einem den Multiplexerschaltungen nachgeschalteten  
zweiten Addierer, in dessen Eingängen die Ausgangssignale  
20 der Multiplexerschaltungen einkoppelbar sind und der an  
seinen Ausgängen zumindest ein weiteres binäres Ausgangs-  
signal für den Ausgangscode bereitstellt. (Patentanspruch  
1)

25 Ein Verfahren zum Konvertieren eines binären Eingangssignals  
entsprechend einem Thermometercode in einen davon verschie-  
denen binären Ausgangscode mit den Verfahrensschritten,  
(a) Es wird ein n-Bit Thermometercode bereitgestellt;  
(b) Der n-Bit Thermometercode wird in m Segmente unterteilt;  
30 (c) Die Bits zumindest der m-1 höherwertigen Segmente werden  
jeweils ODER-verknüpft;  
(d) Die zumindest m-1 Ausgangssignale aus der ODER-  
Verknüpfung werden aufaddiert, wobei das binäre Ergebnis  
aus dieser Addition einen ersten, höherwertigen Teil des  
35 Ausgangscodes bildet;  
(e) Bits unterschiedlicher Segmente, die aber innerhalb des  
jeweiligen Segments dieselben MSB- bzw. LSB-Wertigkeit

aufweisen, werden miteinander gemultiplext, wobei als Multiplexauswahlsignal der erste Teil des Ausgangscodes verwendet wird;

- (f) Die gemultiplexten Ausgangssignale werden aufaddiert, wobei das binäre Ergebnis aus dieser Addition einen zweiten, niedrigerwertigen Teil des Ausgangscodes bildet. (Patentanspruch 13)

Der Kern der vorliegenden Erfindung besteht darin, eine Matrix, die verschiedene Thermometercodes mit einem jeweils aufsteigenden Codewert aufweist, jeweils in der horizontalen wie auch vertikalen Projektion in sogenannte Segmente zu unterteilen. Die einzelnen Segmente weisen dabei die gleiche Bitanzahl auf. Durch die erfindungsgemäße, sehr vorteilhafte Verknüpfung einzelner Bits aus der so in Segmente unterteilten Matrix und anschließender Addition aus dem Ergebnis dieser logischen Verknüpfung lässt sich auf sehr einfache sowie sehr effektive und schnelle Weise der entsprechende binäre Ausgangscode bereitstellen.

Der vorliegenden Erfindung liegt dabei die Erkenntnis zugrunde, dass der Thermometercode im Grunde eine - im Unterschied zu einem herkömmlichen binären Code - sehr regelmäßige Struktur aufweist. Daher lässt sich durch einfache ODER-Verknüpfungen, Addierern und Multiplexern die gewünschten Ausgangssignale sehr schnell bereitstellen.

Ursache dafür ist, dass an den Eingängen der ODER-Verknüpfungen die einzelnen Bitsignale des Thermometercodes parallel anliegen und somit deren Ausgangssignale mehr oder weniger zeitgleich in einem ersten Addierer eingekoppelt werden. Da auch bei den Multiplexern die jeweiligen Eingangssignale parallel anliegen, können die entsprechenden Kanäle der verschiedenen Multiplexer mittels der rückgekoppelten Ausgangssignale des ersten Addierers mehr oder weniger zeitgleich ausgewählt werden. Somit liegen unmittelbar nachdem die Ausgangssignale des ersten Addierers zur Verfü-

gung stehen, auch die Ausgangssignale des zweiten Addierers und damit der vollständige Binärkode am Ausgang des Konvertierers bereit.

5     Dadurch dass die Bits des Thermometercodes mehr oder weniger parallel verarbeitet werden, ist die gesamte Konvertierschaltung geeignet für sehr hohe Frequenzen im Bereich von 500 MHz und größer. Die Konvertierschaltung lässt sich damit vorteilhafterweise bei heute verwendeten 0,18 µm-

10    Technologien einsetzen. Die erfindungsgemäße Konvertierschaltung lässt sich damit beispielsweise bei Anwendungen für die drahtlose Datenkommunikation, Videoanwendungen und Breitbandanwendungen (z.B. ADSL, VDSL, UMTS, etc.), die bei den genannten hohen Frequenzen betrieben werden, einsetzen.

15     Die Erfindung eignet sich besonders vorteilhaft für Thermometercodes mit einer sehr hohen Bitzahl, beispielsweise einem 32-Bit- oder 16-Bit-Thermometercode, da hier der Vorteil aufgrund der sehr schnellen Konvertiergeschwindigkeit im  
20    Vergleich zu herkömmlichen Konvertierverfahren bzw. Konvertieranwendungen besonders groß ist. Darüber hinaus eignet sich die Erfindung selbstverständlich auch sehr vorteilhaft bei Thermometercodes mit geringerer Bitzahl, beispielsweise bei 4-Bit- bzw. 8-Bit-Thermometercodes. Die Erfindung sei  
25    jedoch nicht ausschließlich auf 4-Bit-, 8-Bit-, 16-Bit-, 32-Bit-Thermometercodes beschränkt, sondern lässt sich selbstverständlich auf eine beliebige Bitanzahl erweitern.

30     Vorteilhafte Ausgestaltungen und Weiterbildungen sind den Unteransprüchen sowie der Beschreibung unter Bezugnahme auf die Zeichnung entnehmbar.

35     In einer Ausgestaltung der Erfindung ist die Anzahl der ODER-Gatterschaltungen und/oder die Anzahl der Multiplexerschaltungen bzw. die Anzahl deren Eingangsanschlüsse durch den in Segmente unterteilten Thermometercode festgelegt.

In einer Ausgestaltung sind pro Segment vier Bits vorgesehen, wobei die Segmente des Thermometercodes typischerweise jeweils eine gleiche Bitbreite aufweisen.

- 5 In einer Ausgestaltung werden in die Eingangsanschlüsse einer jeweiligen ODER-Gatterschaltung jeweils nur Bits eines einzigen Segments eingekoppelt.

- 10 In einer Ausgestaltung werden in die Eingangsanschlüsse einer jeweiligen Multiplexerschaltung jeweils nur Bits unterschiedlicher Segmente, die aber innerhalb des jeweiligen Segments dieselben MSB- bzw. LSB-Wertigkeit aufweisen, eingekoppelt.

- 15 In einer Ausgestaltung ist das niedrigstwertige Segment, also das Segment mit den ersten vier Bits des Thermometercodes, stets aktiv gesetzt. Diese Erkenntnis kann genutzt werden, um den Schaltungsaufwand zur Berechnung der Segmentanzahl im Addierer zu reduzieren, indem lediglich die Ausgänge  
20 der die drei höherwertigen Segmente repräsentierenden ODER-Gatter aufsummiert werden. Im Falle von  $m$ -Segmenten beträgt damit die erste Anzahl  $m$ , insbesondere  $m-1$ .

- In einer sehr vorteilhaften Ausgestaltung ist das  
25 niedrigstwertige Bit (LSB) eines jeweiligen aktiven Segments stets auf „Eins“ gesetzt. Dies reduziert vorteilhafterweise den Schaltungsaufwand und damit auch den Rechenaufwand, da lediglich die drei höherwertigen Bits eines aktiven Segments gemultiplext und dann aufaddiert werden müssen. Im Falle  
30 einer Bitbreite  $k$  eines Segmentes beträgt dann die zweite Anzahl  $k$ , insbesondere  $k-1$ .

- In einer Ausgestaltung beträgt im Falle von  $m$ -Segmenten der Bitbreite  $k=4$  die Anzahl der Eingangsanschlüsse der Addierer  
35 maximal  $m$ , vorteilhafterweise  $m-1$ . Für den Fall  $m=4$  kann im letzteren Fall vorteilhafterweise zumindest einer der Addierer als Voll-Addierer ausgebildet sein. Ein Voll-Addierer

weist drei Eingänge sowie zwei Ausgänge auf. Der Voll-Addierer addiert somit drei Bits und stellt an seinem Ausgang zwei Bits und damit vier mögliche Ausgangswerte bereit. Selbstverständlich wäre hier auch ein Halb-Addierer denkbar, beispielsweise bei der Verarbeitung eines lediglich 8-Bit breiten Thermometercodes.

In einer sehr vorteilhaften Ausgestaltung sind die Addierer, die ODER-Gatter bzw. die Multiplexer als standardmäßige Bibliothekenzellen ausgebildet. Diese Bibliothekenzellen können aus einer herkömmlichen Bibliothek, welche eine Vielzahl von Grundsaltungen, insbesondere Grundgatterschaltungen, enthält, entnommen sein. Diese Ausgestaltung erlaubt es ferner, dass bei einem Übergang zu einer neuen Chip-Technologie die entsprechende Konvertierschaltung auf sehr einfache Weise an die neue Technologie angepasst werden kann, indem lediglich die Standardbibliothekszellen ausgetauscht werden. Ein zusätzlicher Aufwand für ein angepasstes Schaltungslayout bzw. Schaltungsdesign ist hier nicht mehr erforderlich, so dass der Entwicklungsaufwand und damit auch die Entwicklungskosten im Falle eines erforderlichen Technologietransfers minimal bleibt.

In einer Ausgestaltung weist der Konvertierer maximal  $n$  Eingangsanschlüsse sowie maximal  $m$  Ausgangsanschlüsse auf.

Typischerweise handelt es sich bei dem binären Ausgangscode um einen Binärcode oder einen Hexadezimalcode.

In einer besonders vorteilhaften Ausgestaltung wird bei der erfindungsgemäßen Konvertierschaltung auf eigens für die Fehlerbeseitigung im Falle von Übergangs-Bitfehlern vorgesehene Mittel verzichtet. Die Erfindung geht hierbei von der Erkenntnis aus, dass solche Übergangs-Bitfehler außerordentlich selten auftauchen und insbesondere bei Thermometercodes mit einer hohen Bitanzahl das Ergebnis nur unwesentlich verfälschen. Darüber hinaus spiegelt sich in speziellen Fällen

ein durch einen Übergangs-Bitfehler hervorgerufener Fehler im binären Ausgangscode gar nicht wieder. Ursache dafür ist, dass mittels der erfindungsgemäßen Anordnung bzw. des erfindungsgemäßen Verfahrens die Bits spezieller Segmente, die

5 nicht aktiv erkannt werden, gar nicht bei der Berechnung des ausgegebenen binären Codes mitberücksichtigt werden. Fällt in ein solches Segment der Übergangs-Bitfehler, dann eröffnet die Erfindung die Möglichkeit, dass dieser Fehler nicht berücksichtigt wird und somit ein fehlerbereinigtes binäres

10 Ausgangssignal bereitsteht. Dadurch, dass außerdem auf den sehr umfangreichen Schaltungsaufwand zur Fehlerkorrektur bzw. Fehlerbeseitigung, wie er beispielsweise bei Konvertierschaltungen nach dem Stand der Technik erforderlich ist, verzichtet wird, ist der gesamte Schaltungsaufwand sehr ge-

15 ring und die Leistungsfähigkeit dementsprechend verbessert.

Die erfindungsgemäße Konvertieranordnung wird vorteilhafterweise in einem Analog-Digital-Wandler, insbesondere in einem Parallel-Analog-Digital-Wandler oder einem Flash-Analog-Digital-Wandler, eingesetzt.

20

Die Erfindung wird nachfolgend anhand der in den Figuren der Zeichnung angegebenen Ausführungsbeispiele näher erläutert. Es zeigt dabei:

25

Figur 1 eine Tabelle, aus der anhand eines Beispiels für einen 16-Bit-Thermometercode die Umwandlung in einen 4-Bit-Binärcode mittels der erfindungsgemäßen Segmentierung dargestellt wird;

30

Figur 2 ein schematisches Blockschaltbild für eine erfindungsgemäße Konvertieranordnung, anhand der das erfindungsgemäße Konvertierverfahren dargestellt wird;

35

Figur 3 eine Tabelle, anhand der die Konvertierung eines 16-Bit-Thermometercodes in einen 4-Bit-Binärcode

im Falle eines vorhandenen Übergangs-Bitfehlers dargestellt wird;

Figur 4 ein Beispiel für einen Analog-Digital-Wandler mit einer erfindungsgemäßen Konvertierieranordnung gemäß Figur 2.

In allen Figuren der Zeichnung sind gleiche bzw. funktionsgleiche Elemente und Signale - sofern nichts anderes angegeben ist - gleich bezeichnet worden. Die in Klammern in den Figuren 2 und 4 angegebenen Zahlen bezeichnen jeweils die Bitposition begonnen jeweils vom niedrigstwertigen Bit (LSB). Bei der Darstellung der Bitzahl wird jeweils bei Null als dem niedrigstwertigen Bit (LSB = least significant bit) begonnen und im Falle eines 16-Bit-Thermometercodes bei 15 als dem höchstwertigen Bit (MSB = most significant bit) auf gehört.

Die Tabelle in Figur 1 zeigt einen kompletten 16-Bit-Thermometercode, den entsprechenden binären Code sowie den entsprechenden dezimalen Wert des Thermometercodes bzw. binären Codes. In der letzten Spalte ist ferner die Segmentnummer p des jeweils aktiven Segmentes in binärer Schreibweise dargestellt.

Das Beispiel in Figur 1 gilt für ein 4-Bit-Ausgangssignal, welches somit den Bitbereich von 0 bis 15 darstellt. Die Anzahl der Eingangssignale beträgt somit 15, wobei zur vereinfachten Berechnung eine zusätzliche Spalte hinzugefügt wurde, die stets auf Eins gesetzt ist und somit das niedrigstwertige Bit (LSB) des Thermometercodes enthält.

Der Eingangs-Thermometercode in Figur 1 definiert demgemäß eine Matrix, die sowohl in vertikaler als auch horizontaler Richtung jeweils 16 Bits aufweist und damit eine 16x16-Matrix darstellt.

Diese 16x16-Matrix wird nun unterteilt in eine Vielzahl von 4 Bit-breiten Segmenten und zwar sowohl in vertikaler als auch in horizontaler Richtung. Die 16x16-Matrix weist somit vier Spaltensegmente sowie vier Zeilensegmente auf. Diese Segmentierung wurde in der Tabelle in Figur 1 durch entsprechende Leerzeilen bzw. Leerzeichen zwischen benachbarten Segmenten dargestellt.

Für die weitere Beschreibung der Erfindung wird folgende Nomenklatur festgelegt:

Ein Bit mit dem Wert Eins wird nachfolgend als „aktives Bit“ bezeichnet. Ein aktives Segment ist ein Segment innerhalb eines Thermometercodes, welches zumindest ein aktives Bit aufweist.

Um nun erkennen zu können, ob innerhalb eines Segments eines Thermometercodes aktive Bits existieren, wird jeweils ein ODER-Verknüpfung mit vier Eingängen und einem Ausgang für jedes Segment verwendet. Ist ein aktives Segment vorhanden, dann ist das Ergebnis dieser ODER-Verknüpfung eine Eins, wohingegen sich bei einem nicht-aktiven Segment eine Null ergibt. Die verschiedenen Ergebnisse der ODER-Verknüpfungen werden addiert und ergeben damit die Anzahl der aktiven Segmente.

Infolge der Tatsache, dass das niedrigstwertige Segment (LSS = least significant segment), also das Segment mit den Bitnummern 0 bis 3, stets aktiv ist, kann hier vorteilhafterweise auf eine ODER-Verknüpfung verzichtet werden, da das Ergebnis dieser Verknüpfung ohnehin immer ein Eins wäre. Dies reduziert den Rechenaufwand zusätzlich, da statt vier Ausgangsbits nur 3 aufaddiert werden müssen.

Wie bereits oben erwähnt, weist der Thermometercode wie auch der binäre Code jeweils eine hohe Regularität auf. Diese Tatsache kann vorteilhafterweise bei der weiteren Ermittlung



des binären Ausgangscodes verwendet werden. So zeigt die Tabelle in Figur 1, dass die beiden MSB-Bits des binären Ausgangscodes genau der binären Segmentnummer (siehe letzte Spalte in Figur 1) entsprechen. Ferner kann aus der Tabelle  
5 entnommen werden, dass die beiden LSB-Bits des binären Ausgangscodes pro vertikalem Segment jeweils dasselbe Muster aufweisen. Ursache dafür ist, dass die beiden LSB-Bits des binären Ausgangscodes jeweils das aktive Segment innerhalb des Thermometercodes wiedergeben, in dem der Bitübergang von  
10 Null auf Eins erfolgt.

Diese Erkenntnis kann zum Multiplexen der jeweiligen Bits innerhalb dieses Segments genutzt werden, da durch die bereits durchgeführte ODER-Verknüpfung und Addition bekannt  
15 ist, in welchem Segment der Bitübergang stattfindet. Durch Multiplexen erhält man so diejenige Reihe der aktiven Bits innerhalb des aktiven Segments, in welchem der Bitübergang stattfindet. Diese Bits können dann addiert werden und bilden die beiden LSB-Bits des binären Ausgangscodes.

20

Die Tabelle in Figur 1 zeigt diesen Zusammenhang. Figur 1 zeigt ferner, dass das LSB-Bit innerhalb dieses aktiven Segments stets auf „Eins“ gesetzt ist. Diese Erkenntnis kann dazu genutzt werden, dass beim Multiplexen und Addieren lediglich die drei MSB-Bits innerhalb des aktiven Segments addiert werden, so dass statt der Verwendung von 4 Multiplexern lediglich 3 verwendet werden können. Dies reduziert zusätzlich den Rechenaufwand.

25

30 Figur 2 zeigt ein schematisches Blockschaltbild für eine Schaltungsanordnung zum Umsetzen eines 16-Bit-Thermometercodes in einen 4-Bit-binären Ausgangscode.

In Figur 2 ist der Konvertierer mit Bezugszeichen 1 bezeichnet. Der Konvertierer 1 weist vier Ausgänge 10 - 13 auf, an denen der binäre Ausgangscode out(0) - out(3) abgreifbar  
35 ist. Der Konvertierer 1 weist ferner eine Vielzahl von Ein-

gangsanschlüssen, in die die Bits des Thermometercodes in(0) - in(15) einkoppelbar sind, auf.

Der Konvertierer 1 enthält drei parallel zueinander angeordnete ODER-Gatter 2, 3, 4, wobei jeweils ein ODER-Gatter 2, 3, 4 vier Eingänge und einen Ausgang aufweist. Ausgangsseitig ist den ODER-Gattern 2, 3, 4 ein Voll-Addierer 5 nachgeschaltet. Der Voll-Addierer 5 weist drei Eingangsanschlüsse A, B, C und zwei Ausgangsanschlüsse CO, S auf, wobei jeweils ein Eingangsanschluss A, B, C mit einem Ausgang eines ODER-Gatters 2, 3, 4 verbunden ist. An den beiden Ausgangsanschlüssen CO, S liegen die beiden Ausgangssignale out(3), out(2) an, die den beiden MSB-Bits den binären Ausgangssignals entsprechen.

Der Konvertierer 1 weist ferner drei Multiplexer 6, 7, 8, die jeweils vier Eingänge und einen Ausgang aufweisen, auf. Die Multiplexer 6, 7, 8 weisen ferner zwei Auswahl Eingänge S0, S1 auf, die mit den Ausgangsanschlüssen CO, S des Voll-Addierers 5 verbunden sind und in die somit die binären Ausgangssignale out(3), out(2) einkoppelbar sind. Den parallel zueinander angeordneten Multiplexern 6, 7, 8 ist ausgangsseitig ein zweiter Voll-Addierer 9 angeordnet. Der zweite Voll-Addierer 9 weist drei Eingänge A, B, C sowie zwei Ausgänge CO, S auf, wobei die drei Eingänge A, B, C jeweils mit einem Ausgang der Multiplexer 6, 7, 8 verbunden ist.

Die beiden Ausgänge CO, S des ersten Voll-Addierers 5 bilden gleichermaßen die beiden Ausgangsanschlüsse 13, 12, an denen die beiden MSB-Bits des binären Ausgangscodes anliegen, wohingegen die beiden Anschlüsse CO, S des zweiten Voll-Addierers 9 die beiden anderen Ausgangsanschlüsse 11, 10 bilden, an denen die beiden LSB-Bits des binären Ausgangscodes abgreifbar sind.

Aus Figur 2 geht ferner hervor, dass nicht alle 16 Bits des Thermometercodes in(0) - in(15), wie bereits oben erwähnt,

für die Konvertierung verwendet werden. Dies reduziert auf sehr vorteilhafte Weise den gesamten Schaltungsaufwand. Die Konvertierschaltung 1 gemäß Figur 2 ist somit dazu geeignet, einen Thermometercode  $in(0) - in(15)$  entsprechend Figur 1  
5 sehr einfach und schnell in einen binären Ausgangscode  $out(0) - out(3)$  zu wandeln.

Nachfolgend sei die Funktionsweise des Konvertierers 1 kurz erläutert:

10

Um feststellen zu können, wie viele aktive Segmente in einem jeweiligen Thermometercode vorhanden sind, werden die Bits  $in(4) - in(15)$  der oberen drei Segmente ( $p=1 - p=3$ ), also der drei MSS-Segmente, segmentweise in die drei ODER-Gatter  
15 2, 3, 4 eingekoppelt. Hat ein jeweiliges Segment zumindest ein aktives Bit, dann wird durch die ODER-Verknüpfung das Ausgangssignal zu „Eins“. So kann die Anzahl der aktiven Segmente festgestellt werden. Da im niedrigsten Segment stets ein aktives Bit vorhanden ist, kann auf eine solche  
20 ODER-Verknüpfung verzichtet werden, da die Eingangsbits an den ODER-Gattern 2, 3, 4 parallel anliegen, liegen an den Ausgängen der ODER-Gatter 2, 3, 4 mehr oder weniger parallel die Eingangssignale für den ersten Voll-Addierer 5 bereit. Dieser muss lediglich diese drei Bits aufaddieren und erzeugt daraus die beiden MSB-Bits des binären Ausgangscodes  
25  $out(2)$ ,  $out(3)$ , die an den Ausgangsanschlüssen 12, 13 anliegen. Diese Ausgangssignale  $out(2)$ ,  $out(3)$  werden dann genutzt, um bei den Multiplexern 6, 7, 8 die jeweils gewünschten Eingänge  $I0 - I3$  auszuwählen. Die Eingänge  $I0 - I3$  eines  
30 jeweiligen Multiplexers 6, 7, 8 sind so arrangiert, dass dem ersten Multiplexer 6 ausschließlich die höchsten MSB-Bits der vier Segmente, dem zweiten Multiplexer 7 die zweithöchsten MSB-Bits der vier Segmente und dem dritten Multiplexer 8 die dritthöchsten MSB-Bits der vier Segmente zugeführt werden. Über die an den Ausgangsanschlüssen 12, 13 anliegenden  
35 beiden MSB-Bits des binären Ausgangscodes, die in die Auswahlanschlüsse  $S1$ ,  $S0$  der Multiplexer 6, 7, 8 eingekoppelt

werden, lässt sich dasjenige Segment auswählen, in dem gerade der Bitübergang stattfindet, d.h. von den Multiplexern 6, 7, 8 werden lediglich diejenigen Eingangsbits durchgelassen, die in dem jeweiligen aktiven Segment mit einem Bitübergang angeordnet sind. Diese drei Ausgangssignale der Multiplexer 6, 7, 8 werden von dem zweiten Voll-Addierer 9 aufaddiert, so dass an den Ausgangsanschlüssen 10, 11 die beiden LSB-Bits des binären Ausgangscodes out(0), out(1) abgreifbar sind.

10

Auf einen vierten Multiplexer, an dessen Eingangsanschlüssen die LSB-Bits eines jeweiligen Segments anliegen, kann verzichtet werden, da innerhalb eines aktiven Segments und insbesondere innerhalb des Segments, in dem der Bit-Übergang stattfindet, das LSB-Bit stets auf „Eins“ gesetzt ist.

15

Durch die Konvertierschaltung 1 entsprechend Figur 2 kann sehr einfach und sehr schnell der binäre Ausgangscode out(0) - out(3) aus dem 16-Bit-Thermometercode in(0) - in(15) gewonnen werden. Dies daher, da die ODER-Gatter 2, 3, 4 sowie die Multiplexer 6, 7, 8 jeweils parallel zueinander angeordnet sind, so dass deren Ausgangssignale mehr oder weniger gleichzeitig anliegen. Im Unterschied zum Stand der Technik, wo die gesamten 16 Bits nacheinander addiert werden müssen, um den binären Ausgangscode zu gewinnen, müssen hier die Voll-Addierer 5, 9 jeweils nur drei Bits aufaddieren. Dies erfolgt im Vergleich zum Stand der Technik sehr viel schneller.

25


Figur 3 zeigt eine Tabelle, anhand der die Konvertierung eines 16-Bit-Thermometercodes in einen 4-Bit-Binärkode im Falle eines vorhandenen Übergangs-Bitfehlers dargestellt ist.

Die Tabelle in Figur 3 zeigt, dass durch den erfindungsgemäßen Konvertierer 1 entsprechend Figur 2 ein durch einen Übergangsbit-Fehler verursachter Fehler im binären Ausgangs-

code nicht ganz verhindert werden kann. Es zeigt sich aber, dass ohne das Vorhandensein einer eigens dafür vorgesehenen Fehlerkorrekturschaltung sich bisweilen ein Übergangsbitt-Fehler im binären Ausgangscode gar nicht bemerkbar macht.

5 Dies ist durch die Tatsache zu erklären, dass nicht alle Bits des Thermometercodes für die Konvertierung genutzt werden.

10 Figur 4 zeigt ein Beispiel für einen Analog-Digital-Wandler mit einer erfindungsgemäßen Konvertierieranordnung gemäß Figur 2.

 Der Analog-Digital-Wandler ist hier mit Bezugszeichen 20 bezeichnet worden. Der Analog-Digital-Wandler 20 weist einen  
15 Eingang 21 sowie vier Ausgänge 10 - 13, welche den Ausgängen des Konvertierers 1 entsprechen, auf. In den Eingangsanschluss 21 wird ein analoges Eingangssignal VI eingekoppelt. Der Analog-Digital-Wandler 20 weist eine mit dem Eingang 21 verbundene Eingangsstufe 22, an deren Ausgängen analoge  
20 Teilsignale D0 - D15 anliegen, auf. Der Eingangsstufe 22 ist eine Referenzstufe 23 zur Erzeugung des Thermometercodes in(0) - in(15) nachgeschaltet. Die Referenzstufe 23 ist ferner mit einer Referenzspannungsquelle 24 zur Bereitstellung verschiedener Referenzpotenziale gekoppelt. Der Referenzstufe 23 ist ausgangsseitig eine Konvertierschaltung 1, deren  
25 Aufbau beispielsweise der in Figur 2 entspricht, nachgeschaltet.

Die vorliegende Erfindung wurde anhand eines Konvertierers  
30 zum Konvertieren eines 16-Bit-Thermometercodes in einen 4-Bit-binären Ausgangscode beschrieben. Die Erfindung sei jedoch nicht auf diese 16-Bit- auf 4-Bit-Konvertierung beschränkt, sondern lässt sich auf eine beliebige Bitzahl des Thermometercodes, beispielsweise auf 32 Bit, 8 Bit, 4 Bit  
35 erweitern. Eine Reduzierung der Bitzahl, beispielsweise von 16 auf 8, hätte zur Folge, dass lediglich ein ODER-Gatter 2, 3, 4 erforderlich wäre. Die Multiplexer 6, 7, 8 hätten in

diesem Falle lediglich zwei Eingänge. Entsprechend müssten bei einem für mehr als 16 Bits ausgelegten Konvertierer 1 auch eine größere Anzahl an ODER-Gatter 2, 3, 4 verwendet werden, wobei die Multiplexer 6, 7, 8 hier auf eine größere  
5 Anzahl an Eingängen ausgelegt sein müssten.

Zusammenfassend kann also festgestellt werden, dass durch das erfindungsgemäße Verfahren bzw. die erfindungsgemäße Anordnung auf sehr einfache, jedoch nichts desto Trotz sehr  
10 effektive und schnelle Weise eine Konvertierung eines Thermometercodes in einen binären Ausgangscode realisiert werden kann.

Die vorliegende Erfindung wurde anhand der vorstehenden Beschreibung so dargestellt, um das Prinzip des erfindungsgemäßen Verfahrens und dessen praktische Anwendung bestmöglichst zu erklären, jedoch lässt sich die Erfindung bei geeigneter Abwandlung selbstverständlich in mannigfaltigen Varianten realisieren.  
15

## Patentansprüche

1. Konvertieranordnung (1) zum Konvertieren eines binären Eingangssignals entsprechend einem n-Bit Thermometercode  
5 (in(0) - in(15)) in einen davon verschiedenen binären Ausgangscode (out(0) - out(3)),

mit einer ersten Anzahl ODER-Gatterschaltungen (2, 3, 4), in deren Eingänge Bits des Thermometercodes (in(0) - in(15))  
10 einkoppelbar sind,

mit einem den ODER-Gatterschaltungen (2, 3, 4) nachgeschalteten ersten Addierer (5), in dessen Eingängen (A, B, C) die Ausgangssignale der ODER-Gatterschaltungen (2, 3, 4) einkoppelbar sind und der an seinen Ausgängen (CO, S) zumindest  
15 ein binäres Ausgangssignal (out(2), out(3)) für den Ausgangscode (out(0) - out(3)) bereitstellt,

mit einer zweiten Anzahl Multiplexerschaltungen (6, 7, 8),  
20 in deren Eingänge (I0 - I3) Bits des Thermometercodes (in(0) - in(15)) und in deren Multiplexer-Auswahlanschlüsse (S0, S1) die Ausgangssignale (out(2), out(3)) des ersten Addierers (5) einkoppelbar sind,

25 mit einem den Multiplexerschaltungen (6, 7, 8) nachgeschalteten zweiten Addierer (9), in dessen Eingängen (A, B, C) die Ausgangssignale der Multiplexerschaltungen (6, 7, 8) einkoppelbar sind und der an seinen Ausgängen (CO, S) zumindest ein weiteres binäres Ausgangssignal (out(0), out(1))  
30 für den Ausgangscode (out(0) - out(3)) bereitstellt.

2. Konvertieranordnung nach Anspruch 1,  
dadurch gekennzeichnet,  
dass die Anzahl der ODER-Gatterschaltungen (2, 3, 4)  
35 und/oder die Anzahl der Multiplexerschaltungen (6, 7, 8) bzw. die Anzahl deren Eingangsanschlüsse durch den in m Seg-

menten unterteilten Thermometercode (in(0) - in(15)) festgelegt ist.

3. Konvertieranordnung nach einem der vorstehenden Ansprüche,  
dadurch gekennzeichnet,  
dass die Segmente des Thermometercodes (in(0) - in(15)) eine gleiche Bitbreite  $k$ , insbesondere eine Bitbreite von  $k=4$  Bits, aufweisen.

4. Konvertieranordnung nach einem der vorstehenden Ansprüche,  
dadurch gekennzeichnet,  
dass die ODER-Gatterschaltungen (2, 3, 4) derart ausgebildet sind, dass in die Eingangsanschlüssen einer jeweiligen ODER-Gatterschaltung (2, 3, 4) jeweils nur Bits eines einzigen Segments einkoppelbar sind.

5. Konvertieranordnung nach einem der vorstehenden Ansprüche,  
dadurch gekennzeichnet,  
dass die Multiplexerschaltungen (6, 7, 8) derart ausgebildet sind, dass in die Eingangsanschlüssen (I0 - I3) einer jeweiligen Multiplexerschaltung (6, 7, 8) jeweils nur Bits unterschiedlicher Segmente, die aber innerhalb des jeweiligen Segments dieselben MSB- bzw. LSB-Wertigkeit aufweisen, einkoppelbar sind.

6. Konvertieranordnung nach einem der vorstehenden Ansprüche,  
dadurch gekennzeichnet,  
dass im Falle von  $m$ -Segmenten die erste Anzahl  $m$ , insbesondere  $m-1$ , beträgt.

7. Konvertieranordnung nach einem der vorstehenden Ansprüche,  
dadurch gekennzeichnet,



dass im Falle einer Bitbreite  $k$  eines Segments die zweite Anzahl  $k$ , insbesondere  $k-1$ , beträgt.

5 8. Konvertieranordnung nach einem der vorstehenden Ansprüche,  
dadurch gekennzeichnet,  
dass im Falle von  $m$ -Segmenten der Bitbreite 4 die Anzahl der  
Eingangsanschlüsse (A, B, C) der Addierer (5, 9) maximal  $m$ ,  
insbesondere  $m-1$ , beträgt.

10 9. Konvertieranordnung nach einem der vorstehenden Ansprüche,  
dadurch gekennzeichnet,  
dass zumindest ein Addierer (5, 9) als Voll-Addierer ausgebildet ist.

10. Konvertieranordnung nach einem der vorstehenden Ansprüche,  
dadurch gekennzeichnet,  
20 dass die Addierer (5, 9) und/oder die ODER-Gatterschaltungen (2, 3, 4) und/oder die Multiplexerschaltungen (6, 7, 8) einen Schaltungsaufbau einer Standardzelle aus einer digitalen Schaltungsbibliothek aufweisen.

25 11. Konvertieranordnung nach einem der vorstehenden Ansprüche,  
dadurch gekennzeichnet,  
dass der Konvertierer (1)  $n$  Eingangsanschlüsse sowie  $m$  Ausgangsanschlüsse (10 - 13) aufweist.


30 12. Konvertieranordnung nach einem der vorstehenden Ansprüche,  
dadurch gekennzeichnet,  
dass der binäre Ausgangscode (out(0) - out(3)) ein Binär- oder ein Hexadezimalcode ist.

13. Verfahren zum Konvertieren eines binären Eingangssignals entsprechend einem Thermometercode (in(0) - in(15)) in einen davon verschiedenen binären Ausgangscode (out(0) - out(3)),

5 mit den Verfahrensschritten,

(a) Es wird ein n-Bit Thermometercode (in(0) - in(15)) bereitgestellt;

10 (b) Der n-Bit Thermometercode (in(0) - in(15)) wird in m Segmente unterteilt;

 (c) Die Bits zumindest der m-1 höherwertigen Segmente (MSB) werden jeweils ODER-verknüpft;


15

(d) Die zumindest m-1 Ausgangssignale aus der ODER-Verknüpfung werden aufaddiert, wobei das binäre Ergebnis aus dieser Addition einen ersten, höherwertigen Teil des Ausgangscodes (out(2), out(3)) bildet;

20

(e) Bits unterschiedlicher Segmente, die aber innerhalb des jeweiligen Segments dieselben MSB- bzw. LSB-Wertigkeit aufweisen, werden miteinander gemultiplext, wobei als Multiplexauswahlsignal der erste Teil des Ausgangscodes (out(2), out(3)) verwendet wird;

25

 (f) Die gemultiplexten Ausgangssignale werden aufaddiert, wobei das binäre Ergebnis aus dieser Addition einen zweiten, niedrigerwertigen Teil des Ausgangscodes (out(0), out(1)) bildet.

30

14. Verfahren nach Anspruch 13,

dadurch gekennzeichnet,

dass lediglich die Bits der höherwertigen Segmente (MSS),  
35 nicht aber die Bits des niedrigwertigen Segments (LSS) für die ODER-Verknüpfung verwendet werden.

15. Verfahren nach einem der Ansprüche 13 bis 14,  
dadurch gekennzeichnet,  
dass lediglich die MSB-Bits eines Segments, nicht aber das  
LSB-Bit, für das Multiplexen verwendet werden.

5

16. Verfahren nach einem der Ansprüche 13 bis 15,  
dadurch gekennzeichnet,  
dass für das ODER-Verknüpfen ODER-Gatterschaltungen (2, 3,  
4) und/oder für das Multiplexen Multiplexerschaltungen (6,  
7, 8) verwendet werden, wobei die Anzahl der ODER-  
Gatterschaltungen (2, 3, 4) und/oder die Anzahl der Mul-  
tiplexerschaltungen (6, 7, 8) bzw. die Anzahl deren Ein-  
gangsanschlüsse durch Unterteilen des Thermometercodes  
(in(0) - in(15)) in m Segmente festgelegt wird.

15

17. Verfahren nach einem der Ansprüche 13 bis 16,  
dadurch gekennzeichnet,  
dass der Thermometercode (in(0) - in(15)) in m Segmente mit  
jeweils der gleichen Bitweite k, insbesondere der Bitweite  
k=4, unterteilt wird.

20

18. Verfahren nach einem der Ansprüche 13 bis 17,  
dadurch gekennzeichnet,  
dass der binäre Ausgangscode (out(0) - out(3)) ein Binär-  
code oder ein Hexadezimalcode ist.

25

19. Analog-Digital-Wandler (20),

- mit mindestens einem analogen Eingang (21) zur Einkopp-  
lung zumindest eines analogen Eingangssignals (VI) in  
eine Eingangsstufe (22),
- mit einer der Eingangsstufe (22) nachgeschaltete Refer-  
renzstufe (23, 24), die aus den Ausgangssignalen der  
Eingangsstufe (22) ausgangsseitig einen n-Bit Thermome-  
tercode (in(0) - in(15)) bereitstellt,
- mit mindestens einer Konvertierieranordnung gemäß einem  
der Ansprüche 1 bis 12 bzw. mit mindestens einem Kodie-

30

35

rer (1) zur Durchführung eines Verfahrens nach einem der Ansprüche 13 bis 18, und

- mit mindestens einem digitalen Ausgang (10 - 13) zum Bereitstellen digitaler Ausgangssignale (out(0) - out(3)) für den binären Ausgangscode.

20. Analog-Digital-Wandler nach einem der Ansprüche 19 bis, dadurch gekennzeichnet, dass der Analog-Digital-Wandler (20) als parallel Analog-Digital-Wandler oder als Flash Analog-Digital-Wandler ausgebildet ist.

## Zusammenfassung

Anordnung und Verfahren zum Konvertieren eines Thermometercodes

5

Die Erfindung betrifft eine Anordnung zum Konvertieren eines binären Eingangssignals entsprechend einem n-Bit Thermometercode in einen davon verschiedenen binären Ausgangscode,

10

- mit einer ersten Anzahl ODER-Gatterschaltungen, in deren Eingänge Bits des Thermometercodes einkoppelbar sind,
- mit einem den ODER-Gatterschaltungen nachgeschalteten ersten Addierer, in dessen Eingängen die Ausgangssignale der ODER-Gatterschaltungen einkoppelbar sind und der an seinen Ausgängen zumindest ein binäres Ausgangssignal für den

15

- mit einer zweiten Anzahl Multiplexerschaltungen, in deren Eingänge Bits des Thermometercodes und in deren Multiplexer-Auswahlanschlüsse die Ausgangssignale des ersten Addierers einkoppelbar sind,

20

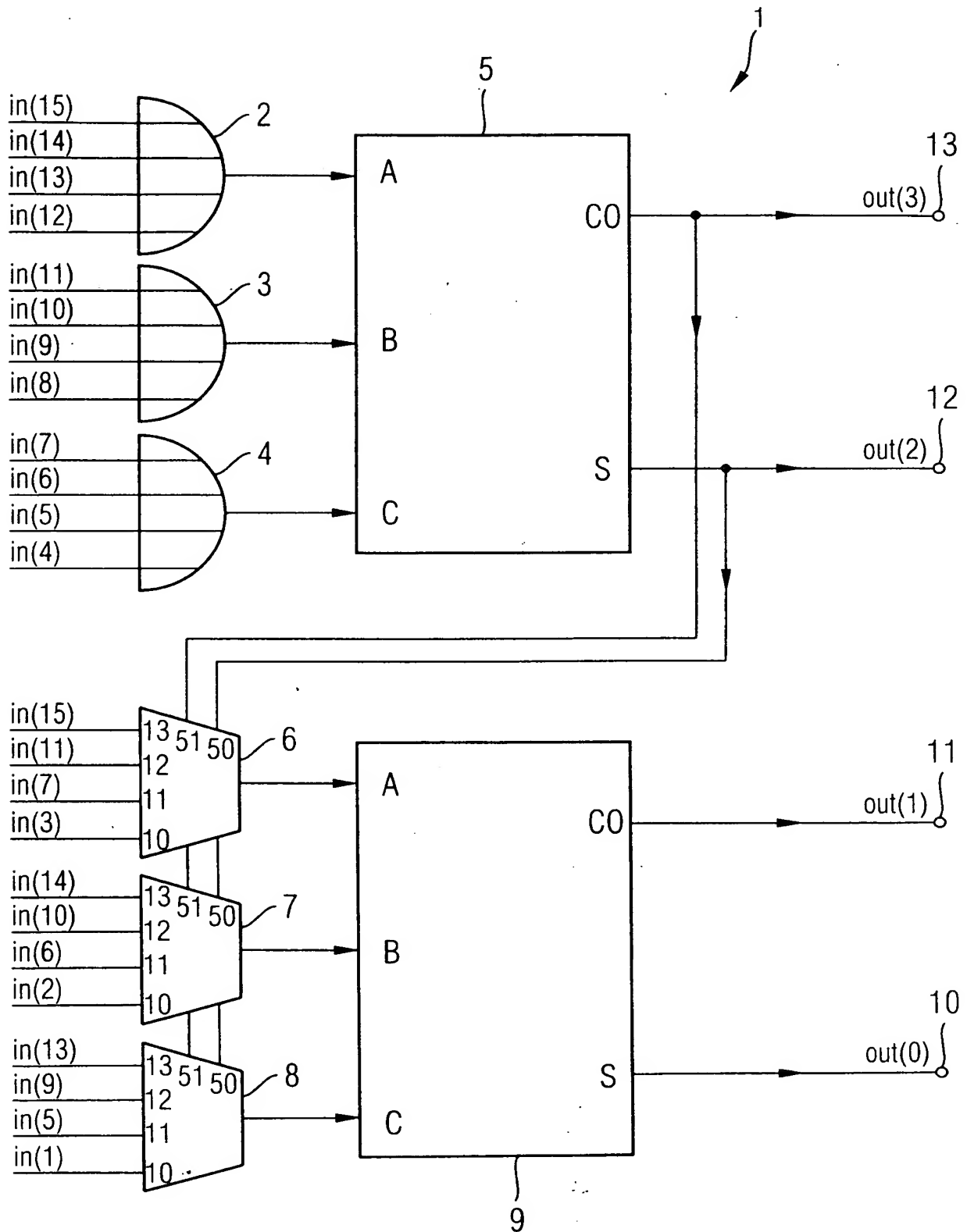
- mit einem den Multiplexerschaltungen nachgeschalteten zweiten Addierer, in dessen Eingängen die Ausgangssignale der Multiplexerschaltungen einkoppelbar sind und der an seinen Ausgängen zumindest ein weiteres binäres Ausgangssignal für den Ausgangscode bereitstellt.

25

Die Erfindung betrifft ferner ein Konvertierverfahren.

Figur 2

# FIG 2



## Bezugszeichenliste

	1	Konvertierer
	2, 3, 4	ODER-Gatter(schaltungen)
5	5	erster (Voll-)Addierer
	6, 7, 8	Multiplexer(schaltungen)
	9	zweiter (Voll-)Addierer
	10 - 13	Ausgangsanschlüsse
	20	Analog-Digital-Wandler
10	21	Eingang des Analog-Digital-Wandlers
	22	Eingangsstufe
	23	Referenzstufe
	24	Referenzspannungsquelle
15	A, B, C	Eingänge der Addierer
	D0 - D15	analoge Ausgangssignale
	CO, S	Ausgänge der Addierer
	in(0) - in(15)	Bits/Bitssignale des Thermometercodes
	out(0) - out(3)	Bits/Bitssignale des binären Ausgangscodes
20	S0, S1	Auswahlanschlüsse des Multiplexers
	VI	analoges Eingangssignal
	MSB	höchstwertige(s) Bit(s)
	LSB	niedrigstwertige(s) Bit(s)
25	MSS	höchstwertige(s) Segment(e)
	LSS	niedrigstwertige(s) Segment(e)

FIG 1

segmentierter 16-Bit Thermometercode	Binärer Aus- gangscod	Dezimalcode	Segmentnummer des segmentierten Thermometercodes
Segmentnummer p=3 p=2 p=1 p=0			p
MSB (MSS) (LSS) LSB	MSB LSB		
0000 0000 0000 0001	00 00	0	00 (0)
0000 0000 0000 0011	00 01	1	
0000 0000 0000 0111	00 10	2	
0000 0000 0000 1111	00 11	3	
0000 0000 0001 1111	01 00	4	01 (1)
0000 0000 0011 1111	01 01	5	
0000 0000 0111 1111	01 10	6	
0000 0000 1111 1111	01 11	7	
0000 0001 1111 1111	10 00	8	10 (2)
0000 0011 1111 1111	10 01	9	
0000 0111 1111 1111	10 10	10	
0000 1111 1111 1111	10 11	11	
0001 1111 1111 1111	11 00	12	11 (3)
0011 1111 1111 1111	11 01	13	
0111 1111 1111 1111	11 10	14	
1111 1111 1111 1111	11 11	15	



FIG 2

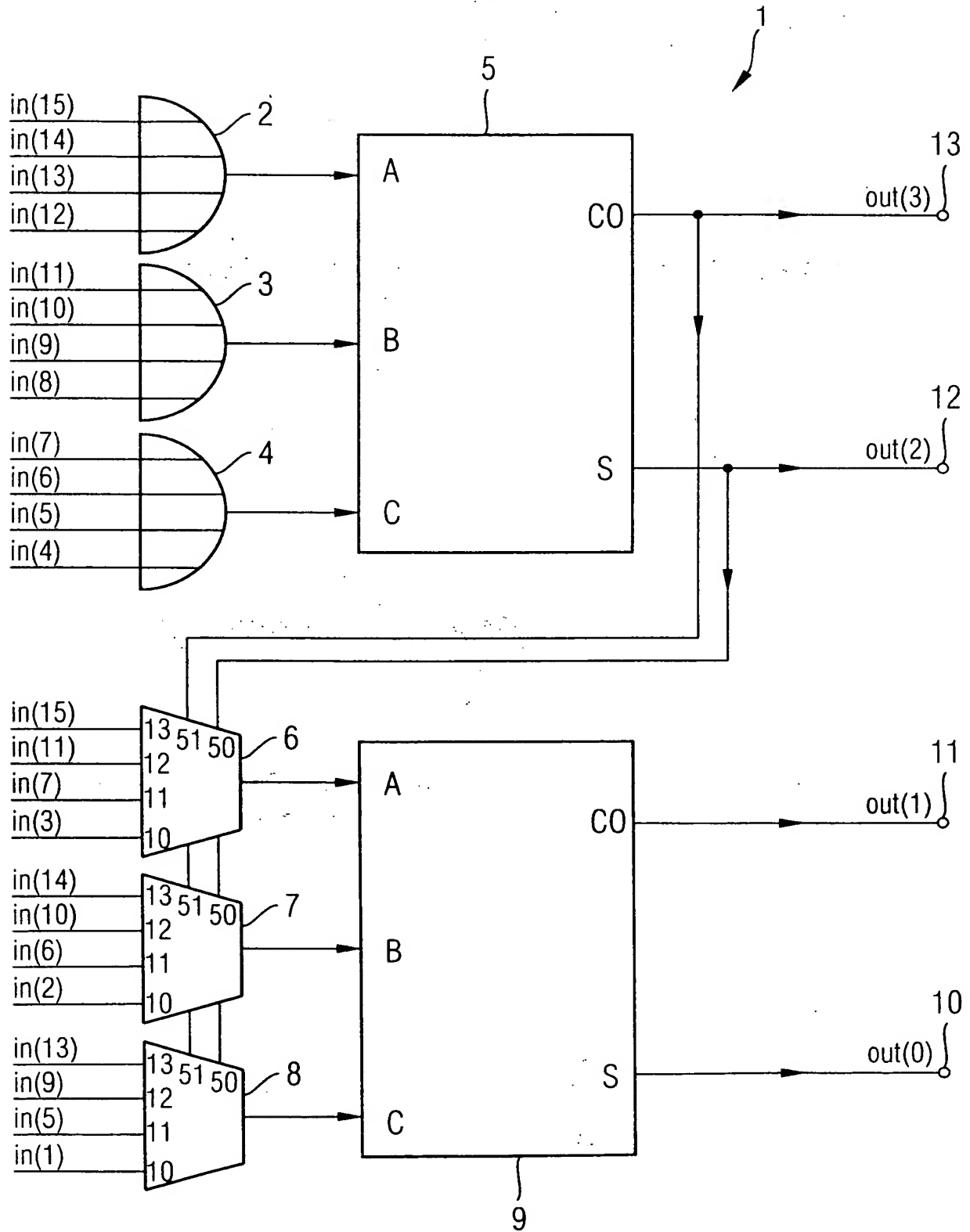


FIG 3

segmentierter 16-Bit Thermometercode	ermittelter Wert des De- zimalcodes	Korrektur Wert des Dezimalcodes	Segmentnummer des segmentierten Thermometercodes
Segmentnummer p=3 p=2 p=1 p=0			p
MSB (MSS) (LSS) LSB	MSB LSB		
0000 0000 0000 0001	0	0	00 (0)
0000 0000 0000 0010	1	1	
0000 0000 0000 0101	1	2	
0000 0000 0000 1011	2	3	
0000 0000 0001 0111	4	4	01 (1)
0000 0000 0010 1111	5	5	
0000 0000 0101 1111	5	6	
0000 0000 1011 1111	6	7	
0000 0001 0111 1111	8	8	10 (2)
0000 0010 1111 1111	9	9	
0000 0101 1111 1111	9	10	
0000 1011 1111 1111	10	11	
0001 0111 1111 1111	12	12	11 (3)
0010 1111 1111 1111	13	13	
0101 1111 1111 1111	13	14	
1011 1111 1111 1111	14	15	

FIG 4

